



ALICE-TRD digital chip

Falk Lesser
Kirchhoff Institut für Physik
lesser@kip.uni-heidelberg.de



Inhalt

- Ziele des ALICE-Experiments
- Das TRD-System
- Lineare Regression
- Implementierungsansätze
- Der Prozessorkern femtoJava 1
- Projekt-Status





Ziele des ALICE-Experiments

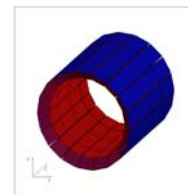
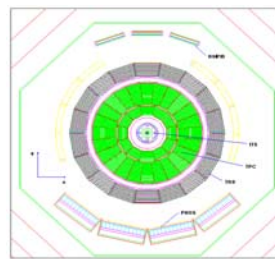
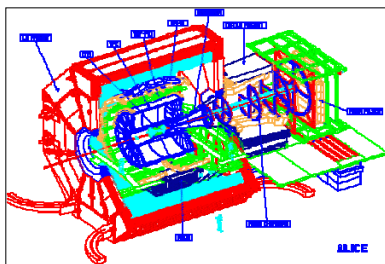
- ALICE ist eines der vier großen Experimente am LHC
- Studien am Quark Gluonen Plasma (QGP)
- Ereignisrate beträgt $4 \cdot 10^3$ Kollisionen pro Sekunde (Pb + Pb)
- Teilchenmultiplizität von etwa 16000 Teilchen in der Akzeptanz des Detektors (zentrales Event)
- Suche nach high p_t Elektron-Positron Paaren ($e^+ e^-$)
 - Teilchen mit einem Transversalimpuls ≥ 3 GeV/c
 - 5 % aller zentralen Pb + Pb beinhalten e^+e^- -Paare
 - Identifizierung der Teilchen über die Ablenkung in r/φ -Ebene
 - Ablenkung der gesuchten Teilchen < 2.0 mm bei $p_t \geq 3$ GeV/c
 - ohne Trigger jährliche Produktion $Y = 1000$
- Trigger auf interessante Ereignisse



3



Gesamtübersicht des Detektor



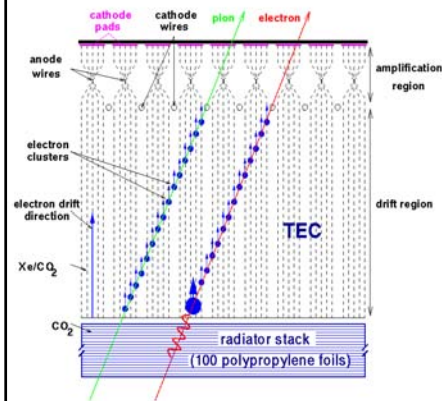
- TRD umgibt die TPC
- TRD ist der Level 0 Trigger der TPC
 - TPC besitzt sehr lange Latenzzeiten
 - Anforderung: Gute Spurauflösung, schnelle Triggerentscheidung
 - Pionenunterdrückung
- Verarbeitet Daten aus 1.2 Millionen Kanälen (occupancy = 12 %)



4



Der Detektor



5

Pionenunterdrückung:

- (TR) -Photonen werden emittiert beim Übergang eines Teilchens durch zwei Medien unterschiedlicher Dielektrizitätskonstanten $\epsilon_1 \Rightarrow \epsilon_2$
- Intensität der Übergangsstrahlung $\propto |\epsilon_2 - \epsilon_1|$
- Abgestrahlte Intensität \propto Lorentzfaktor γ_L (Identifikation); Hochrelativistisch $\gamma_L \gg 1$
- Elektronen $\gamma_L = 2000$ (Größenordnung)

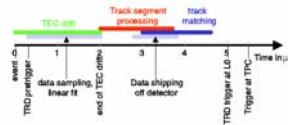
Track-Detection:

- Partikel ionisieren Gas (Xe/CO₂ oder Xe/C₄H₁₀) und setzen freie Elektronen ab
- Elektronen driften entlang eines elektr. Feldes
- Detektion am Auslesepad
- Insgesamt 1.2 Millionen Auslesekanäle



Zeitablauf

- Alle $e^+ e^-$ mit minimaler Ablenkung sollen gefunden werden
- Ermittlung der Position, Winkel und Amplitude aller high pt tracks Infos zur **Track Matching Unit (TMU)**.
- Datenreduktion von 1800 Hz (clean min bias) auf 40 Hz ($e^+ e^-$) Ereignisrate



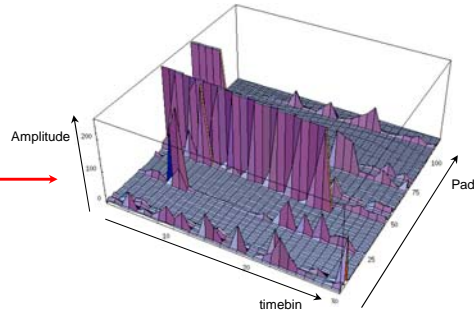
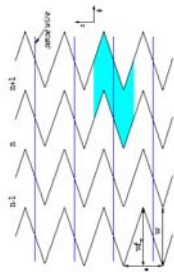
- Selektion der steifen Tracks über lin. Regression **parallel** für alle Lagen
- Berechnung der Regressionsparameter in Echtzeit
- Berechnung charakteristischer Werte mit Hilfe einer microCPU
- Berechneten Werte in 32 Bit-Wert zusammenfassen und an TMU übergeben
- TMU korreliert Spursegmente und fällt Triggerentscheidung

6





Datenauslese



- 12 % Occupancy bei Detektoroberfläche von 108 m² (plane 1)
- 200 000 Pads/Lage => 4,5 cm² pro Pad
- Ladungsteilung zwischen benachbarten Pads
- Ortsauflösung von 200 μ m



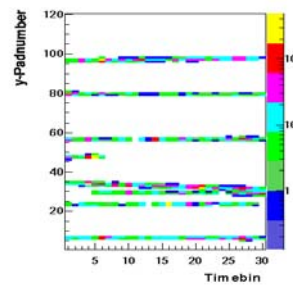
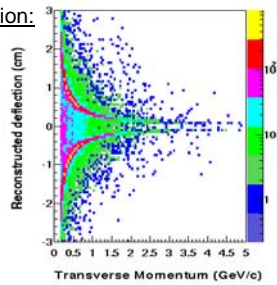
7



Simulation

- Teilchenmultiplizität von etwa 16000 Teilchen/s (Pb + Pb)
- Anzahl der Kanäle 1.200.000
- 30 Werte pro Kanal (Timebins)
- Sampling rate 15-20 MHz
- Auflösung der ADCs 8 Bit
- Gesamtaufkommen an Rohdaten 36 MByte

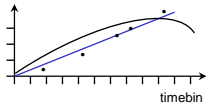
Erste Simulation:



8



Datenaufkommen



Datenformat: 8 Bit/pro Timebin und Kanal

Berechnungsdauer: 2 μ s Driftzeit

Rohdaten: 30 Bytes pro Ereignis

Daten: 30 Bytes x 1.2 Millionen Kanäle = 36 MByte

Insgesamt : 18 TByte/s

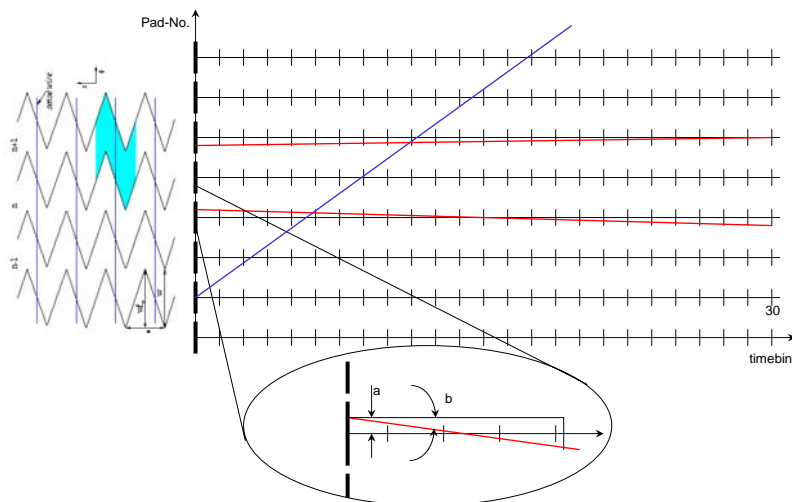
Elektronik: Auf dem Detektor



9



Datenanalyse



10



Algorithmus

- Insgesamt 5 μs Verarbeitungsdauer davon 2 μs Driftzeit
- Positionen und Fit-Parameter während der Driftzeit bestimmbar
- Stichprobenwerte (x_i, y_i) : $i = 1, 2, \dots, N$
- x-Wert ist diskret (timebin), y-Wert ist gemessene Position (Spur + Meßfehler)
- KQ-Methode: $\sum_{i=1}^n [y_i - (a + bx_i)]^2 = \min$
- Zu Berechnen sind die Erwartungswerte für a, b

$$b = \frac{N \sum y_i x_i - \sum x_i \sum y_i}{N \sum x_i^2 - (\sum x_i)^2} \quad y_i = \frac{A_{P+1} - A_{P-1}}{A_{P-1} + A_P + A_{P+1}}$$

$$a = \frac{\sum y_i \sum x_i^2 - \sum y_i x_i \sum x_i}{N \sum x_i^2 - (\sum x_i)^2} \quad \chi^2 = N^{-1} \sum [y_i - (a + bx)]^2$$

Regressionsgerade: $y_{(x)} = a + bx$

11



Anforderungen

Während der Driftzeit:

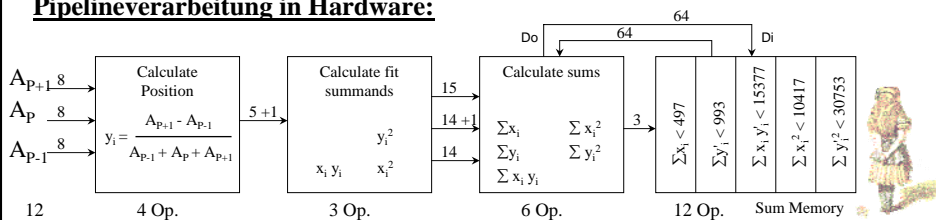
- N = Hitcount
- y_i = Ort
- $\sum x_i$ = Summe Timebin
- $\sum y_i$ = Summe Ort
- $\sum x_i y_i$ = Summe Ort * Timebin

Nach der Driftzeit:

- A = Achsenabschnitt
- B = Steigung
- Allg. Größen = $f(\sum y_i, \sum x_i)$
- χ^2 = Qualitätsmaß für den Fit

Keine Iteration notwendig am Ende der Driftzeit! Zeitersparnis 2 μs

Pipelineverarbeitung in Hardware:





Rechenleistung im Vergleich

Notwendige Operationen:

Lineare Regression

Ziel: Geradengleichung $y_{(x)} = a + b x$

Regressionsparameter :	25 Operationen pro Timebin
30 Werte pro Track:	750 Operationen pro Track
Werte a, b:	11 Operationen für jeden Parameter
Wert χ^2 :	30 Operationen
Insgesamt:	791 Arithmetische Operationen (AOPS)
16 000 Tracks:	$12,656 * 10^6$ Arithmetische Operationen
Rechenzeit 2 μ s	$6,328 * 10^{12}$ AOPS insgesamt



13

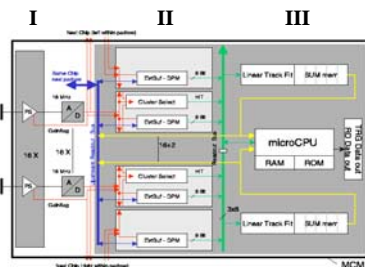


Lösungsansatz

Problem: Gesamtaufkommen an Daten: 18 TByte/s
 Erforderliche Rechenleistung: $6,328 * 10^{12}$ AOPS

Lösung: Netzwerk aus 75 000 CPUs

Jeder Kanal berechnet die Regressionsparameter
microCPU verarbeitet die Daten von 16 Kanälen



- 16 (18) Verarbeitungskanäle auf jedem Chip
- 16 HSLP-ADCs für jeden Chip
- Funktionseinheiten von 16 Kanäle auf MCM
- Algorithmen in Java-Bytecode
- AMS035 CMOS-Technologie



14



I/O-Daten der Fit-Logik

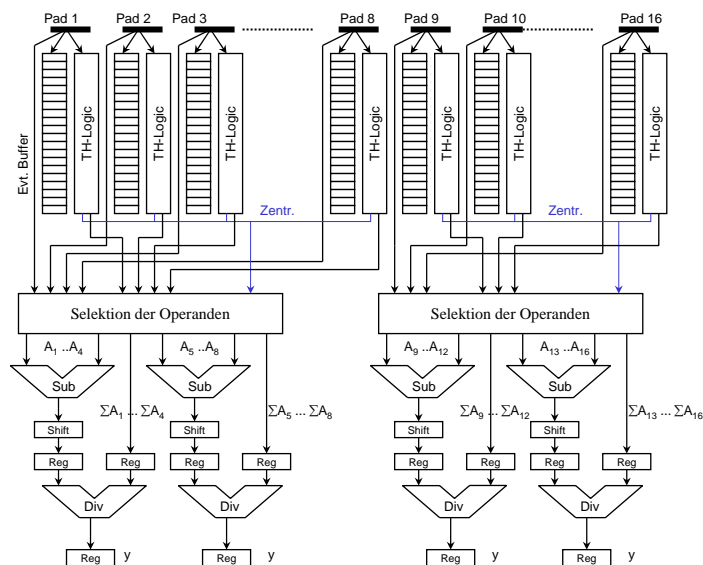
- Input-Daten
 - 8 Bit (256 Quantisierungsstufen)
 - 16 Datenkanäle + 2 benachbarte Kanäle
 - Samplingrate 15-20 MHz (62,5 - 50 ns)
- Output Daten
 - 32 Bit Ausgabedaten teilen sich auf in
 - $r\phi$ Position 11 Bits
 - Korrigierter ϕ -Winkel bzw. Displacement 5 Bit
 - z-Position 6 Bits (Position aus Chip-Nummer, Padrow, Sektor)
 - Amplitude 8 Bits
 - TR-Qualität 2 Bits



15



Implementierungsansätze

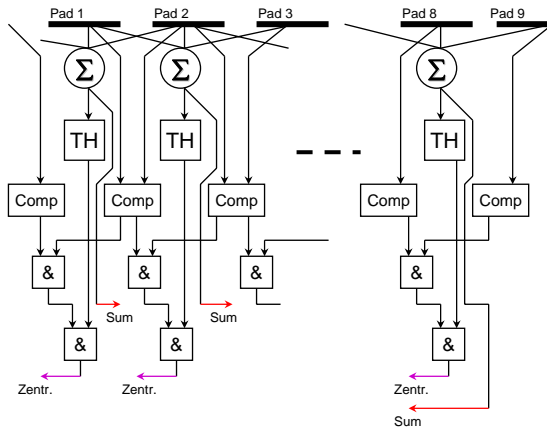


16





Ausschnitt aus der TH-Logik



Selektion der ADC-Werte:

- $A_{P-1} + A_P + A_{P+1} > TH$
- $(A_{P-1} < A_P) \ \& \ (A_{P+1} < A_P)$

Datenreduktion:

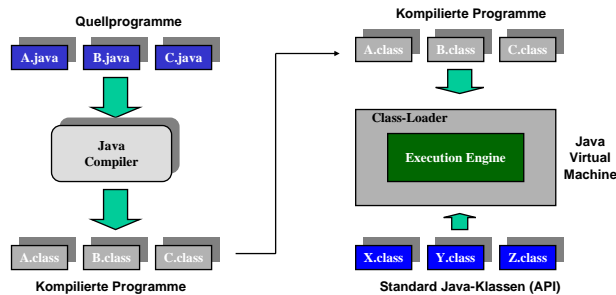
Faktor 4

$(30 \times 1 \text{ Byte} \Rightarrow 4 \times 1 \text{ Byte})$

17



Die virtuelle Java Maschine



- Definition eines abstrakten Maschinenmodells
- Funktionale Verhalten ist genau spezifiziert
- Spezifikation der JVM ist von Implementierungsdetails entkoppelt
- Flexibler Triggercode
- Ideal spezifizierter Prozessor





Spezifikation der JVM

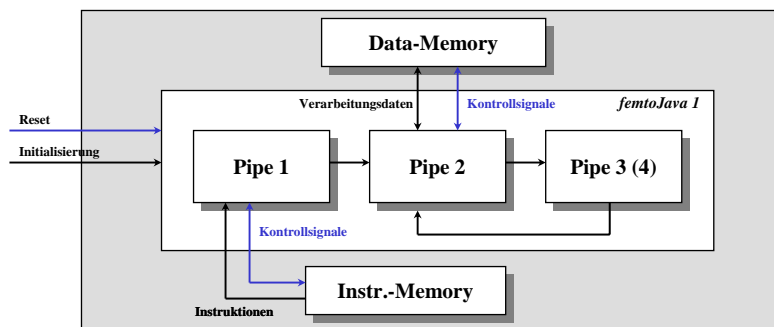
- Befehlssatz besteht aus 201 Opcodes
 - Laden/Speichern
 - Arithmetische/Logische Befehle
 - Typumwandlungsbefehle
 - Befehle zur Verwaltung des Operandenstapels
 - Kontrolltransferbefehle
 - Befehle zum Erzeugen und Manipulieren von Objekten
 - Spezialbefehle:
 - $N \sum y_i x_i - \sum x_i \sum y_i$
 - $N \sum x_i^2 - (\sum x_i)^2$
- Befehlsformat 8 Bit
- Datenformat 32 Bit (hier 16 Bit)



19



Hardwarestruktur des femtoJava 1

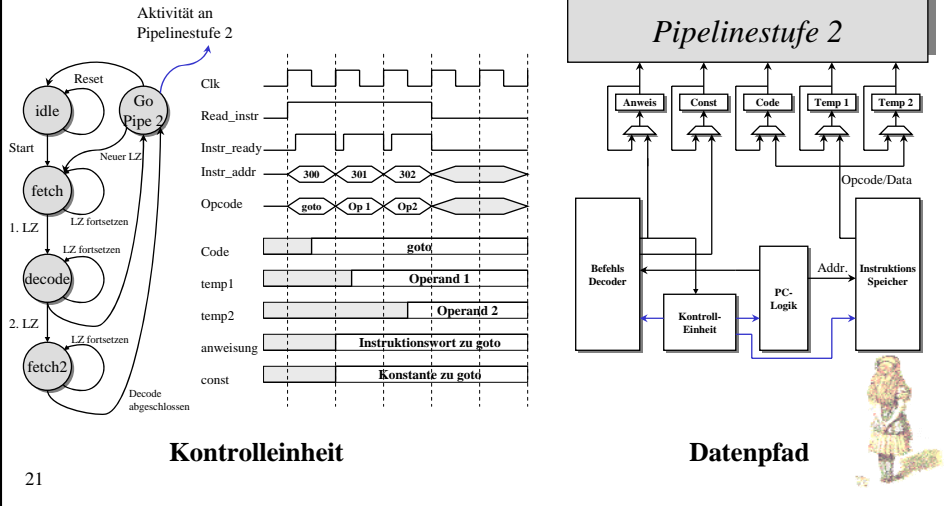


- Dreistufige Pipelinestruktur
- Fetch/Decode (Pipe 1)
- Fetch Operands, Execute Control, Write Back (Pipe 2)
- Execute (Pipe 3)





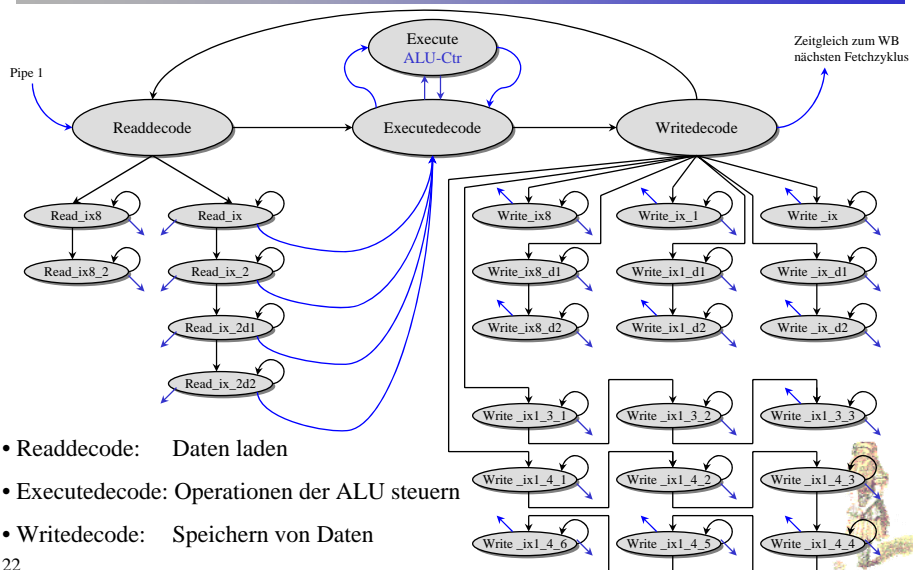
Die erste Pipelinestufe



21



Kontrolleinheit der zweiten Stufe



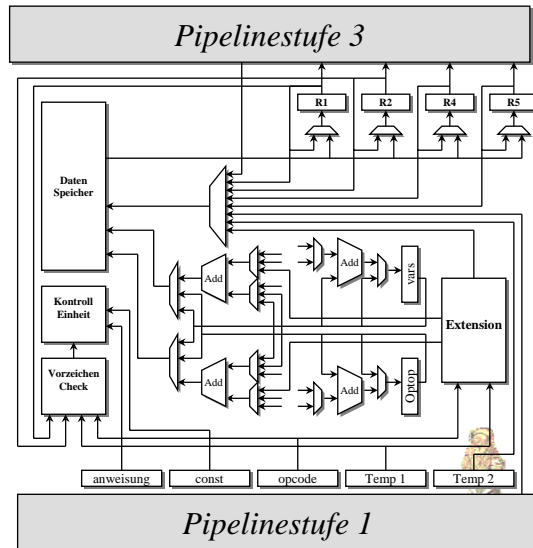
22



Datenpfad der zweiten Stufe

Funktion:

- Vorverarbeitung der geladenen Daten und Operanden
- Laden und Speichern von Daten
- Zusammensetzen geladener Daten
- Alle Datenpfade sind vollständig voneinander entkoppelt



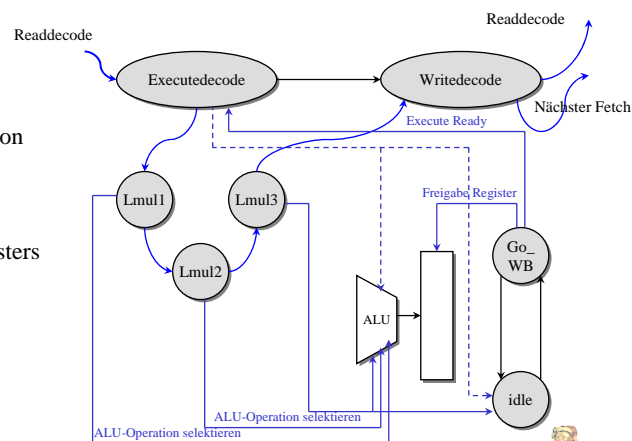
23



Kontrolleinheit der dritten Stufe

Funktion:

- Steuerung der ALU-Operation
- Decodierung des ALU-Steuerwortes
- Freigabe des Ausgangsregisters



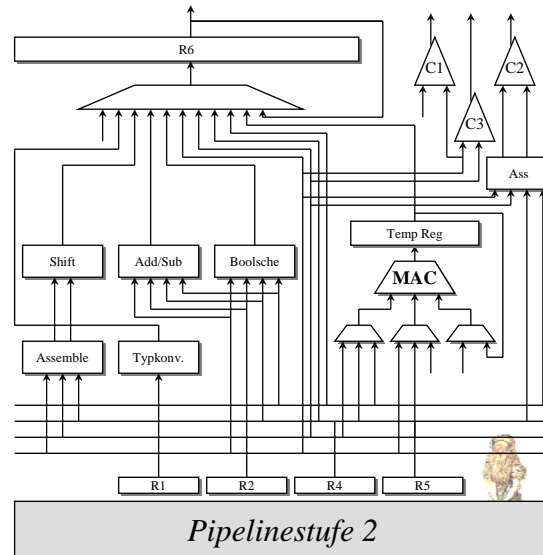
24



Datenpfad der dritten Stufe

Funktion:

- ALU verarbeitet 44 Befehle
- 17 Vergleichsoperationen
- 16 Arithmetische/Logische
- 6 Schiebeoperationen
- 5 Typkonvertierungen
- 42 Befehle werden innerhalb eines Taktes verarbeitet
- Aufwendige Befehle (64 Bit Mul) werden innerhalb von drei Takten verarbeitet



25



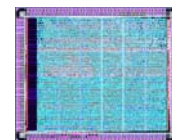
Hardwaresynthese

Xilinx FPGA-Bibliothek:

- Gesamtentwurf umfaßt 3615 CLBs
- Kritische Pfad besitzt Signallaufzeit von 254 ns (ca. 4 MHz)

AMS08 Standardzellenbibliothek

- Gesamtentwurf umfaßt 38,63 mm² Chipfläche
- Kritische Pfad besitzt Signallaufzeit von 62 ns (ca. 16 MHz)
- Gatteräquivalent von 29834 Gatter



Test-LAYOUT des femtoJava 1

AMS035 Standardzellenbibliothek

- Gesamtentwurf umfaßt 7,27 mm² Chipfläche (*femtoJava 2*)
- Kritische Pfad besitzt Signallaufzeit von 19 ns (ca. 52 MHz)



26



Projektstatus

- Implementierung der „Linear track fit engine“
 - Simulationsmodell liegt vor und wird iterativ verbessert
 - Werte aus Simulation bestimmen die Implementierungsstruktur der Hardwarerealisierung
- Erster Prototyp der microCPU ist vorhanden
 - Hardwarerealisierung der LTFE liegt vor (VHDL-Modell)
 - Tape out Q1 `00
 - Nächster Designschritt der microCPU Q2 `00

